

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-119746

(43)Date of publication of application : 18.05.1993

(51)Int.Cl.

G09G 3/36  
G02F 1/133

(21)Application number : 03-283096

(71)Applicant : NIPPONDENSO CO LTD

(22)Date of filing : 29.10.1991

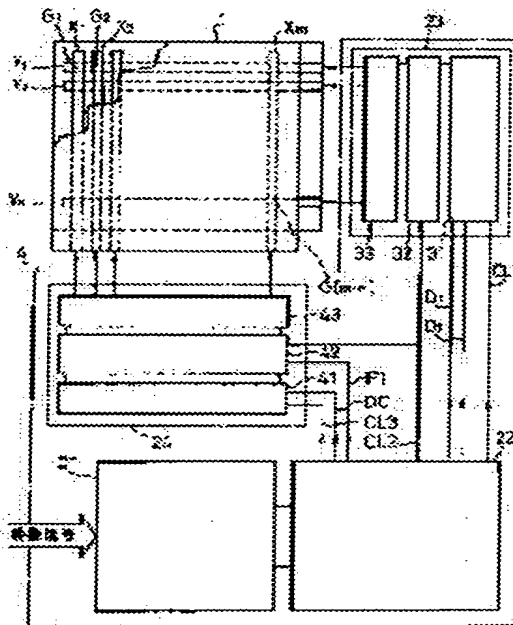
(72)Inventor : YAMAMOTO NORIO  
NAKAMURA KOJI  
MORI KAORU  
KOSHOBU NOBUAKI  
YAMADA YUICHIRO

## (54) MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

## (57)Abstract:

**PURPOSE:** To prevent an afterimage phenomenon due to a structural alternation of the smectic layer of the display device which uses antiferroelectric liquid crystal and to decrease the number of voltage levels required to drive display picture elements.

**CONSTITUTION:** The matrix type liquid crystal display device is equipped with a liquid crystal cell 1 which has (n) row electrodes Y1-Yn and (m) column electrodes X1-Xm and also has (m) × (n) display picture elements formed by charging the antiferroelectric liquid crystal having one antiferroelectric state and two ferroelectric states according to an applied voltage, matrix driving means 22-24 applied with a 1st driving signal which turns ON optional picture elements on one row electrode by switching the ferroelectric states of the liquid crystal and a 2nd driving signal which turns OFF the remaining picture elements on the same row electrode (into antiferroelectric state), and a means which applies a DC voltage having a voltage corresponding to the nearly center value of a specific voltage range of one polarity between the (n) row electrodes Y1-Yn and (m) column electrodes X1-Xm after the 1st and 2nd driving voltages are applied.



## LEGAL STATUS

[Date of request for examination] 23.02.1998

[Date of sending the examiner's decision of rejection] 17.10.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-119746

(43) 公開日 平成5年(1993)5月18日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7926-5G		
G 0 2 F 1/133	5 6 0	7820-2K		

審査請求 未請求 請求項の数 1 (全 13 頁)

(21) 出願番号 特願平3-283096

(22) 出願日 平成3年(1991)10月29日

(71) 出願人 000004260

日本電装株式会社

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 山本 典生

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(72) 発明者 中村 耕治

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(72) 発明者 森 薫

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(74) 代理人 弁理士 青木 朗 (外4名)

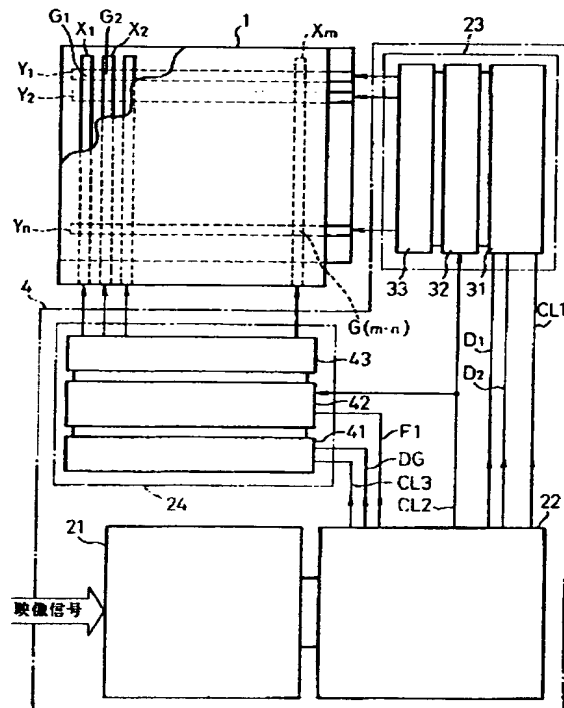
最終頁に続く

(54) 【発明の名称】 マトリックス型液晶表示装置

(57) 【要約】

【目的】 反強誘電性液晶を用いた表示装置に於けるスメクチック層の構造変化に伴う残像を防止し、しかも表示画素を駆動するに必要な電圧レベルの数を低減させる。

【構成】  $n$  条の行電極 ( $Y_1, Y_2 \dots Y_n$ ) と  $m$  条の列電極 ( $X_1, X_2 \dots X_m$ ) とを有し、印加電圧に応じて一つの反強誘電状態と2つの強誘電状態とが形成される反強誘電性液晶13を封入して  $m \times n$  個の表示画素を形成した液晶セル1と、液晶13の強誘電状態間をスイッチングして一つの行電極上の任意の画素をON表示する第1の駆動信号と同一行電極上の残余の画素をOFF表示する(反強誘電状態に保つ)第2の駆動信号を付与するマトリックス駆動手段(22、23、24)と、該第1と第2の駆動信号に後続して一の極性に於ける所定の電圧範囲の略中央に相当する電圧を有する直流信号を前記  $n$  条の行電極と  $m$  条の列電極との間に付与する手段とを備えるマトリックス型液晶表示装置である。



## 【特許請求の範囲】

【請求項1】 n条の行電極とm条の列電極とを互いに格子条に対向させるように並設した両電極基板間に、電圧印加に対して少なくとも一つの反強誘電状態と2つの強誘電状態とが相互に安定して形成される反強誘電性液晶を封入してmn個の表示画素を形成した液晶セルと前記n条の行電極とm条の列電極との間に、前記mn個の表示画素のうち選択された一つの行電極上の任意の画素をON表示する第1の駆動信号と前記選択された行電極上の残余の画素をOFF表示する第2の駆動信号を付与する様に、前記各行電極を一画面表示時間の1/nの時間毎に選択走査するマトリックス駆動手段を備えたマトリックス型液晶表示装置に於いて、前記反強誘電性液晶として印加電圧により該反強誘電状態と、電場の向きによって制御出来る2つの強誘電状態間を相互にスイッチングさせることが出来、且つ印加電圧の所定の電圧内に於ける増大又は減少に応じて前記反強誘電性液晶の光透過率が少なくともマトリックス駆動に十分なヒステリシスを有する反強誘電性液晶を採用し、前記駆動手段が第1駆動信号として2つの強誘電状態間をスイッチングする交流的に変化する双極性パルスとして形成され、又前記第2駆動信号として反強誘電状態から強誘電状態へのスイッチングが行われない範囲の電圧で交流的に変化する双極性パルスとして形成され、且つ該第1と第2の駆動信号に後続して一の極性に於ける所定の電圧範囲の略中央に相当する電圧を有する直流信号を前記n条の行電極とm条の列電極との間に付与する様にして一画面表示を完成させ、その後、或いは前記の操作を複数回繰り返した後、前記駆動手段が前記第1及び第2駆動信号及びこれ等に後続する直流信号の電圧極性を全て逆極性とした電圧を、前記と同様の操作により該n条の行電極とm条の列電極との間に印加する様に構成されている事を特徴とするマトリックス型液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、nm個の表示画素を形成する液晶セルと走査駆動手段とを備えたマトリックス型液晶表示装置に関するものであり、特に詳しくは、反強誘電性液晶を利用したマトリックス型液晶表示装置に関するものである。

## 【0002】

【従来の技術】 反強誘電性液晶で生じる電場誘起相転移を利用した液晶表示装置は、特開平2-153322の中に詳しく記載されている。それによると、この種の液晶で観察される電場誘起相転移は、例えばクロスニコル間で観察すると、電気光学特性として(1)電圧-透過率の二重ヒステリシス特性、(2)直流的閾値及び(3)高速応答性を示し、これらの特性を有効に利用すれば従来のネマチック液晶や特開昭56-107216記載の強誘電性液晶を利用した液晶表示装置に比べて高

品質の液晶表示装置が実現できると述べられている。また、反強誘電性液晶の特性を有効に利用したマトリックス駆動の方法は、特開平2-230117或いは特開平2-173724に提案されている。そこで提案されている駆動法によれば反強誘電性液晶の特性を十分に活かした高コントラスト表示を得ることが出来る。

## 【0003】

【発明が解決しようとする課題】 然しながら上述した反強誘電性液晶を利用した液晶表示装置においても、以下に示すような問題点が存在している。即ち、その1つは長時間同一の表示を行った場合にスメクチック層の構造変化に伴う残像が生じることである。このため、液晶分子を配向させるための配向制御膜として特定のもののしか適用できないという制約を受けることとなる。もう1つの課題は、液晶を交流駆動する原則に従って正極性の電圧範囲でのヒステリシスループと負極性の電圧範囲でのヒステリシスループを時間的に交互に利用して駆動することになるわけであるが、この場合1つの表示画素を駆動するためには走査電極に少なくとも5種類以上の電圧を、信号電極には少なくとも3つ以上の電圧を適時選択して入力しなければならないことにある。このことは、液晶表示装置を駆動するための駆動ICの集積度を上げることができず、最終的には液晶表示装置のコストアップを招くこととなる。

【0004】 そこで、本発明の目的は上記スメクチック層の構造変化に伴う残像を防止し、しかも表示画素を駆動するに必要な電圧レベルの数を削減するマトリックス駆動方法を提供することにある。

## 【0005】

【課題を解決するための手段】 本発明は上記した目的を達成するため、以下に記載されたような技術構成を採用するものである。即ち、n条の行電極とm条の列電極とを互いに格子条に対向させるように並設した両電極基板間に、電圧印加に対して少なくとも一つの反強誘電状態と2つの強誘電状態とが相互に安定して形成される反強誘電性液晶を封入してmn個の表示画素を形成した液晶セルと前記n条の行電極とm条の列電極との間に、前記mn個の表示画素のうち選択された一つの行電極上の任意の画素をON表示する第1の駆動信号と前記選択された行電極上の残余の画素をOFF表示する第2の駆動信号を付与する様に、前記各行電極を一画面表示時間の1/nの時間毎に選択走査するマトリックス駆動手段を備えたマトリックス型液晶表示装置に於いて、前記反強誘電性液晶として印加電圧により該反強誘電状態と、電場の向きによって制御出来る2つの強誘電状態間を相互にスイッチングさせることが出来、且つ印加電圧の所定の電圧内に於ける増大又は減少に応じて前記反強誘電性液晶の光透過率が少なくともマトリックス駆動に十分なヒステリシスを有する反強誘電性液晶を採用し、前記駆動手段が第1駆動信号として2つの強誘電状態間をスイ

チングする交流的に変化する双極性パルスとして形成され、又前記第2駆動信号として反強誘電状態から強誘電状態へのスイッチングが行われない範囲の電圧で交流的に変化する双極性パルスとして形成され、且つ該第1と第2の駆動信号に後続して一の極性に於ける所定の電圧範囲の略中央に相当する電圧を有する直流信号を前記n条の行電極とm条の列電極との間に付与する様にして一画面表示を完成させ、その後、或いは前記の操作を複数回繰り返した後、前記駆動手段が前記第1及び第2駆動信号及びこれ等に後続する直流信号の電圧極性を全て逆極性とした電圧を、前記と同様の操作により該n条の行電極とm条の列電極との間に印加する様に構成されているマトリクス型液晶表示装置である。

【0006】

【作用】以上述べたような構成を有する本発明のマトリクス型液晶表示装置においては、前記反強誘電性液晶が上述の様な光透過率-電圧特性をもつことを有効に利用して、前記第1及び第2駆動信号波形形状の電圧及びそれ等の駆動信号に後続する直流信号の電圧、極性を所定の状態となる様に定めたことにより、一極性所定電圧範囲におけるヒステリシスと逆極性所定電圧範囲におけるヒステリシスを時間的に交互に利用してマトリクス駆動する場合に前記第1及び第2駆動信号とそれに後続する直流信号の電圧極性のみを反転することによって従来と同じ様な各表示画素のON表示、OFF表示を実現することが可能となる。この場合、n条の行電極には4種の電圧を、m条の列電極には2種の電圧を適時選択して入力すればよいこととなり、駆動に必要な電圧レベル数は従来に比べて少なくてよい。また、前記第1駆動信号によって液晶は一方の強誘電状態からもう一方の強誘電状態に直接スイッチングするためにスメクチック層構造の変化による残像も防止することができる。

【0007】

【実施例】以下に、本発明に係るマトリクス型液晶表示装置の具体的な構成例と、その駆動方法について図面を参照しながら詳細に説明する。図1は、本発明に係るマトリクス型液晶表示装置の一具体例を示すブロックダイアグラムであり、又図2は、本発明に用いられる液晶セル10の構成例を示す断面図であり、図中、n条の行電極(Y1, Y2, ..., Yn)とm条の列電極(X1, X2, ..., Xm)とを互いに格子条に対向させるように並設した両電極基板11、12間に、電圧印加に対して少なくとも一つの反強誘電状態と2つの強誘電状態とが相互に安定して形成される反強誘電性液晶13を封入してmn個の表示画素を形成した液晶セル10と前記n条の行電極とm条の列電極とで液晶パネル1を構成し各電極間に、前記mn個の表示画素のうち選択された一つの行電極上の任意の画素をON表示する第1の駆動信号と前記選択された行電極上の残余の画素をOFF表示する第2の駆動信号を付与する様に、前記各行電極を

一画面表示時間の1/nの時間毎に選択走査するマトリクス駆動手段(22, 23, 24)を備えたマトリクス型液晶表示装置に於いて、前記反強誘電性液晶として印加電圧により該反強誘電状態と、電場の向きによって制御出来る2つの強誘電状態間を相互にスイッチングさせることが出来、且つ印加電圧の所定の電圧内に於ける増大又は減少に応じて前記反強誘電性液晶の光透過率が少なくともマトリクス駆動に充分なヒステリシスを有する反強誘電性液晶13を採用し、前記駆動手段が第1駆動信号として2つの強誘電状態間をスイッチングする交流的に変化する双極性パルスを発生させる手段と、又前記第2駆動信号として反強誘電状態から強誘電状態へのスイッチングが行われない範囲の電圧で交流的に変化する双極性パルスを発生させる手段と、更には該第1と第2の駆動信号に後続して一の極性に於ける所定の電圧範囲の略中央に相当する電圧を有する直流信号を前記n条の行電極とm条の列電極との間に付与する手段とが設けられ各手段からの出力信号を組み合わせる一画面表示を完成させる様にしたものである。

【0008】その後、或いは前記各手段による信号発生操作を複数回繰り返した後、前記駆動手段が前記第1及び第2駆動信号及びこれ等に後続する直流信号の電圧極性を全て逆極性とした電圧を発生させる手段を設けるものであって、それによって、前記と同様の操作により該n条の行電極とm条の列電極との間に前回の操作に於ける電圧の極性と異なる極性を有する電圧が印加される様に構成されているマトリクス型液晶表示装置である。

【0009】係る本発明のマトリクス型液晶表示装置をより具体的に説明する。まず図1は本実施例の液晶表示装置全体の構成を表す概略構成図である。図に示す如く、本実施例の液晶表示装置は、反強誘電性液晶が封入された液晶パネル1と、外部から入力された映像信号に基づき液晶パネル1の列電極X1, X2, ..., Xm及び行電極Y1, Y2, ..., Ynに電圧を印加することにより液晶パネル1を駆動し、液晶パネル1に映像信号に応じた画像を表示させる制御装置4とから構成されている。

【0010】ここで液晶パネル1は、図2に示す如く、2枚の電極基板11, 12間に反強誘電性液晶13を封入したものであり、以下のように作成される。即ちまず電極基板11は、図2に示す如く、透明なガラス板11aの内表面に沿ってITO(indium tin oxide)或は酸化スズからなる導電膜11bを形成し、この導電膜11bに上下方向に互いに間隔を付与することにより、図1に示したn条の行電極Y1~Ynが、左右方向に互いに平行に突設形成されている。また電極基板12は、電極基板11と同様の加工が施され、図1に示したm条の列電極X1~Xmが、各行電極Y1~Ynに対して直交するように突設形成されている。尚、これら各行電極Y1~Yn及び列電極X1~Xmにより、当該液晶パネル1には、図1に示す如くm×n個

の表示画素G1, G2, ...G(m-n)が形成される。

【0011】各導電膜11a, 11bの内表面には、高分子膜16, 17が付設されている。高分子膜16, 17の表面の少なくとも一方の表面は、液晶分子13aが、上下基板に平行かつ法線Pに直角方向に並ぶ様にラビング処理を行っている。尚各導電膜11a, 11bの内表面には、高分子膜16, 17の代りに、酸化珪素の斜法蒸着膜などの無機物の薄膜を付設してもよい。

【0012】次に液晶セル10内への反強誘電性液晶13の封入に当っては、まず、高分子膜16, 17のラビング方位が両導電膜11b, 12bに平行（即ち法線Pに垂直）となる様に電極基板11, 12を平行に組み合わせる。然る後、反強誘電性液晶13例えば、4-(1-トリフルオロメチルヘプトキシカルボニルフェニル)-4'-オクチルオキシカルボニルフェニル-4-カルボキシレートを加熱して等方性液体として、毛細管現象を利用して両電極基板間11, 12間に注入し、その後、液晶セル10全体を毎分1℃程度にて徐冷し、反強誘電性液晶相（SmCA・相）になるまで冷却する。

【0013】この様な冷却の結果、層構造をとる反強誘電性液晶13は、高分子膜16, 17のラビング方向に沿って配向する。この状態は、直交ニコル下で観察すれば消光した安定な状態（第1安定状態）であるが、最近のChandaniらの研究〔Jpn. J. Appl. Phys. Vol. 28, (1989) p. 1261〕で、層と層の間で分極をキャンセルした反強誘電的構造になっている事が明らかにされた。

【0014】上記のように作製した液晶セル10には偏光板14及び15が、互いに偏光軸が直交するように、そして液晶に電場が印加されていない状態での消光位に一致するように貼付されている。以上の構成の液晶パネル1において、両電極基板11, 12間に例えば電極基板11から12の向きに電場を印加すると液晶分子13aはその永久双極子モーメントが電場方向にそろうため配列変化を生じ（即ち、電場誘起の反強誘電相-強誘電相転移）消光位が角度 $\theta$ ずれることになる。この時、液晶の複屈折により消光状態（暗状態）から光の透過する明状態に変化する。上記と逆向きの電場を印加した場合も同様の原理で明状態となるが、消光位のずれる方向は前記とは逆向きの $-\theta$ である。ここで、液晶13に三角波電圧を加えた時の電圧-透過率特性を確認したところ図3に示した十分なヒステリシス特性が得られた。

【0015】即ち、図3は液晶セル10の両電極間に印加される電圧と該液晶セルの相対透過光強度との関係を実験により測定した結果を示すものである。従って、図3の横軸は印加電圧を示し、又縦軸は相対透過光強度をパーセント表示した相対透過率を示したものである。つまり、該相対透過率のしきい値90%以上を明の状態、又しきい値10%以下を暗の状態と定義すると、先ず該液晶セルが印加電圧0Vで暗の状態にある状態から、印加電圧を正の方向に増加させると電界効果Eと該液晶の

自発分極とに基づいて液晶の分子の配列が変化しはじめ、しきい値電圧+V1で光の透過が開始され飽和電圧+V2を越えると完全な光透過率が100%となる。

【0016】つまり、しきい値電圧を相対透過率が初期値から10%変化する電圧と定義し、又飽和電圧を相対透過率が初期値から90%変化する電圧と定義すると該しきい値以下の電圧から該飽和電圧以上の電圧迄変化する間に該液晶セルは暗の状態から明の状態へスイッチングされる事になる。又、逆に印加電圧を+V2以上の電圧から減少させる場合には、電圧の増加時と同じ変化を示さずに、図3に示す様なヒステリシスを示すものである。

【0017】即ち、該液晶セルが明の状態にある時からしきい値+V3以下に電圧が変化した時点から液晶の分子が変化しはじめ、飽和電圧+V4以下となる事により該液晶セルは暗の状態に変化する。つまり、しきい値電圧から飽和電圧に印加電圧を変化させると該液晶セルは明の状態から暗の状態へスイッチングされる事になる。

【0018】係る状態は、印加電圧が負の電圧である場合にも同様であり、該液晶セルの暗の状態から明の状態、および明の状態から暗の状態への変化に於いてそれぞれしきい値-V1, -V3、及び飽和電圧-V2, -V4をそれぞれ有している。従って、印加電圧を+/-V1以上に設定すれば該液晶セルは明の状態となり、又印加電圧を又+/-V3以下に設定すれば該液晶セルは暗の状態となる。

【0019】又その間の印加電圧であれば、該液晶セルの状態は変化しないので、その直前の状態が維持される事になる。次に液晶パネル1を駆動する装置について説明する。上記液晶パネル1を線順次走査方式に基づき本発明の駆動波形にて駆動するための制御装置4は、図1に示す如く、外部から入力された映像信号を画像データとして取り込み蓄積するフレームメモリ21と、フレームメモリ21から画像データを読み出し、クロック信号等の各種制御信号を生成して出力する制御手段としてのコントロール回路22と、コントロール回路22からの制御信号を受けて、上記各表示画素GをONまたはOFF状態に選択するための電圧{Vaまたは-Va}及びその選択されたONまたはOFF状態を保持するための電圧{Voまたは-Vo}を走査信号として上記各行電極Y1~Ynに印加する行駆動手段としての行駆動回路23と、同じくコントロール回路22からの制御信号を受けて各表示画素をONまたはOFF状態に制御するための制御電圧を上記各列電極X1~Xmに印加する列駆動手段としての列駆動回路24とから構成されている。

【0020】また行駆動回路23は、シフトレジスタ31と、データラッチ回路32と、駆動回路33とから構成され、列駆動回路24は、シフトレジスタ41と、データラッチ回路42と、駆動回路43とから構成されている。ここで、本発明の駆動波形を図4に示す。本駆動

波形は、図3の正極性電圧範囲のヒステリシスを利用して駆動する第1フィールド及び負極性電圧範囲のヒステリシスを利用して駆動する第2フィールドで構成され、それぞれ行電極(Y1~Yn)及び列電極(X1~Xm)へ印加される8つの基本信号から成る。図4(a)は行電極(Y1~Yn)に印加される走査信号群、図4(b)は列電極(X1~Xm)に印加される制御信号群である。これらは、上記制御装置4から適時出力される。

【0021】以下、制御装置4の詳細な構成、動作を説明する。コントロール回路22からの制御信号を受けて、行電極Y1~Ynに走査信号を出力する行駆動回路23について説明する。まず図5に示す如く、行駆動回路23のシフトレジスタ31には、コントロール回路22から、Va、Vo、-Va、-Voの4つの走査信号レベルに対応した2ビットのデータ(以下、走査信号データという)D1、D2、と、このデータに同期したクロック信号CL1とが入力され、シフトレジスタ31は、図6(c)に示す如く、このクロック信号CL1により走査信号データD1、D2、を順次取り込む。

【0022】また図5に示す如く、データラッチ回路32には、コントロール回路22から、図6(c)に示すクロック信号CL1のn個分を一周期とするクロック信号CL2が入力され、データラッチ回路32は、このクロック信号CL2により、シフトレジスタ31に全ての行電極Y1~Ynの走査信号データD1、D2、が取り込まれる度に、そのデータをラッチする。

【0023】一方駆動回路33は、図5に示す如く、各行電極Y1~Ynに対応して設けられた、n個のアナログスイッチ33a1、33a2、...33anと、n個のレベルシフタ33b1、33b2、...33bnとから構成されている。また各アナログスイッチ33a1~33anには、外部から各行電極Y1~Ynに印加するための4種の走査信号、即ち、Va、Vo、-Va、-Voが供給されており、各アナログスイッチ33a1~33anには、これら4種の走査信号の内の一つを選択的に行電極Y1~Ynに印加できるように、4つのスイッチ素子が設けられている。そして各レベルシフタ33b1~33bnは、データラッチ回路32に蓄積された各行電極Y1~Yn毎の走査信号データをレベルシフトして、対応するアナログスイッチ33a1~33anに駆動信号を出力することにより、アナログスイッチ33a1~33anが行電極Y1~Ynに印加する走査信号を、走査信号データに対応させる。

【0024】このように行駆動回路23は、コントロール回路22から出力される各行電極Y1~Ynに対する走査信号データD1、D2をクロック信号CL1により順次取り込み、全行電極Y1~Ynに対する走査信号データD1、D2を取り込む度(即ちクロック信号CL2の一周期毎)に、各行電極Y1~Ynへの印加電圧をその走査信号データに対応して変更する。

【0025】一方コントロール回路22は、図6(c)に示す如く、走査信号データD1、D2を、クロック信号CL2の一周内に、第1行目の行電極Y1から最終の行電極Ynまで順に出力するが、クロック信号CL2の一周期当りに出力される走査信号データD1、D2の内、表示変更の対象となる特定の行電極(以下、選択電極という。)以外の走査信号データD1、D2には、反強誘電性液晶のヒステリシス特性の中間電圧となる第3電圧{Vo又は-Vo}を設定し、選択電極の走査信号データD1、D2に対してのみ、表示画素のON・OFF状態を切り替え可能な第1及び第2電圧Vaまたは-Vaを設定する。

【0026】またコントロール回路22は、図6(b)に示す如く、選択電極をクロック信号CL2の2周期毎に第1行目の行電極Y1から順に変更してゆき、図6(a)に示す如く、選択電極に対する走査信号データD1、D2として、クロック信号CL2の第1周期目及び第2周期目でそれぞれ第1及び第2電圧-VaまたVaを、夫々設定する。またコントロール回路22は、選択電極に第2電圧を印加した後、次のクロック信号CL2により選択電極が他の行電極に変更されて再び当該電極が選択電極となるまでの間、当該電極に印加する第3電圧の極性を、第2電圧の極性と同じ極性に設定する。つまり図6(a)に示す如く、選択電極の第2電圧が正の電圧であれば、その後当該電極には正の第3電圧Voが印加され、選択電極の第2電圧が負の電圧-Vaであれば、その後当該電極には負の第3電圧-Voが印加される。

【0027】また更にコントロール回路22は、第1行目の行電極Y1から順に印加電圧を変更する制御を実行するが、第1行目の行電極Y1から最終行の行電極Ynに対する制御を一旦終了する度に、即ち液晶パネル1の一画面分の走査を終了する度に、各行電極Y1~Ynへの印加電圧の極性を前回と異なる極性に変更する。次にコントロール回路22からの制御信号を受けて列電極X1~Xmに制御電圧を印加する列駆動回路24について説明する。

【0028】図7に示す如く、列駆動回路24のシフトレジスタ41には、コントロール回路22から、上述の選択電極と各列電極X1~Xmとの交点に形成されるm個の表示画素をON状態にするかOFF状態にするかを表すON・OFFデータDGが各列電極毎に順次入力されると共に、その入力タイミングと同期してクロック信号CL3が入力される。図8(b)に示す如く、このON・OFFデータ及びクロック信号CL3は、上記クロック信号CL2の一周期の(1/m)の周期で入力され、シフトレジスタ41は、クロック信号CL3により、クロック信号CL2の一周期当りに全列電極X1~XmのON・OFFデータDGを取り込む。

【0029】また図7に示す如く、データラッチ回路4

2には、コントロール回路22からクロック信号CL2が入力されると共に、選択電極への印加電圧の極性を表すフィールド信号F1が入力される。そしてデータラッチ回路42は、クロック信号CL2により、シフトレジスタ41から全ての列電極X1~XmのON・OFFデータDGを取り込むと共に、フィールド信号F1に基づき各列電極X1~XmのON・OFFデータDGを選択電極への印加電圧の極性に対応した制御電圧データに変換して記憶する。

【0030】ここでコントロール回路22は、選択電極を変更する度、即ちクロック信号CL2の2周期毎に、各列電極へのON・OFFデータDGを、フレームメモリ21から読み込んだ画像データに基づき変更するようにされており、図8(a)に示す如く、このON・OFFデータDGが表示画素のON指令を表している場合、データラッチ回路42は、フィールド信号F1がON、即ち選択電極への印加電圧の極性が正であれば、クロック信号CL2の第1周期目の制御電圧データを+Vb、第2周期目の制御電圧データを-Vb逆にフィールド信号F1がOFF、即ち選択電極への印加電圧の極性が負であれば、クロック信号CL2の第1周期目の制御電圧データを-Vb、第2周期目の制御電圧データを+Vbに設定する。

【0031】尚図には示さないが、コントロール回路22からのON・OFFデータDGが表示画素のOFF指令を表している場合には、上記とは逆に、フィールド信号F1がON、即ち選択電極への印加電圧の極性が正であれば、クロック信号CL2の第1周期目の制御電圧データを-Vb、第2周期目の制御電圧データを+Vbに設定し、フィールド信号F1がOFF、即ち選択電極への印加電圧の極性が負であれば、クロック信号CL2の第1周期目の制御電圧データを+Vb、第2周期目の制御電圧データを-Vbに設定する。

【0032】一方駆動回路43は、図7に示す如く、各列電極X1, X2, ...Xmに対応して設けられた、m個のアナログスイッチ43a1, 43a2, ...43anと、n個のレベルシフタ43b1, 43b2, ...43bnとから構成されている。また各アナログスイッチ43a1, 43a2, ...43anには、外部から各列電極X1, X2, ...Xmに印加するための2種の制御電圧、即ち上記+Vb, -Vbの制御電圧が供給されており、各アナログスイッチ43a1, 43a2, ...43anには、これら3種の制御電圧の内の一を選択的に列電極X1, X2, ...Xmに印加できるように、2つのスイッチ素子が設けられている。

【0033】そして各レベルシフタ43b1, 43b2, ...43bnは、データラッチ回路42に蓄積された各列電極X1~Xm毎の制御電圧データをレベルシフトして、対応するアナログスイッチ43a1, 43a2, ...43anに駆動信号を出力することにより、アナログスイッチ43a1, 43a2, ...43anから制御電圧データに対応した制

御電圧を各列電極X1~Xmに同時に印加させる。

【0034】即ち、列駆動回路24の動作をまとめると、まず行駆動回路23からクロック信号CL2の1周期毎に第1電圧(-Va)→第2電圧(Va)が順次印加される選択電極Yj(j:1~n)の印加電圧(即ち第2電圧(Va))の極性が正であるとき、この選択電極Yjと列電極Xi(i:1~m)とにより形成される表示画素GをONする場合、列駆動回路24は、列電極Xiに対して、クロック信号CL2の1周期毎に+Vb→-Vbを印加し、逆に表示画素をOFFする場合には、列駆動回路24は、列電極Xiに対して、クロック信号CL2の1周期毎に-Vb→+Vbを印加する。

【0035】また選択電極Yjの印加電圧の極性が負であるとき、この選択電極Yjと列電極Xi(i:1~m)とにより形成される表示画素GをONする場合には、列駆動回路24は、列電極Xiに対して、クロック信号CL2の1周期毎に-Vb→+Vbを印加し、逆に表示画素をOFFする場合には、列駆動回路24は、列電極Xiに対して、クロック信号CL2の1周期毎に+Vb→-Vbを印加する。

【0036】以上の様にして形成した本発明の駆動波形による反強誘電性液晶13の動作を説明する。図9は、マトリクス画素群Gの一部を模式的に示した図である。ここで斜線を施した画素は(例えば(1,2).)OFF表示画素、それ以外(例えば(1,1).)はON表示画素である。ON表示画素に加えられる波形を図10(a)に示す。各々の電圧レベルは図3のヒステリシス特性との関連においてVoをヒステリシス幅(例えばV1\*-V3\*で定義)略中央の電圧値、VaとVbは、次の3つの条件

$$Va + Vb > V2^* \quad \dots (1)$$

$$Va - Vb < V1^* \quad \dots (2)$$

$$2 \cdot Vb \leq V1^* - V3^* \quad \dots (3)$$

を満たすように設定されている。そして各パルス幅tは、電圧(Va+Vb)を反強誘電性液晶13に印加したときのスイッチング時間に対応させてある。このとき、選択期間の最初の電圧-(Va+Vb)のパルスで液晶13は消光位が-θずれた明状態になった後、電圧(Va+Vb)のパルスで消光位がθずれた明状態に変化する。そして非選択期間に印加されている電圧(Vo+Vb)または(Vo-Vb)によってその明状態は保持される。この関係は逆極性の電圧でもまったく同様。この様子を光学透過率変化を図10(b)に示す。次に、OFF表示画素に加えられる波形を図10(c)に示す。この電圧波形では、もともとOFF状態(反強誘電状態即ち暗状態)にある液晶は応答せず暗表示のままである。また、上記ON表示の波形でON状態(-θの明状態)に励起されている場合も選択期間に最初の電圧-(Va-Vb)のパルスでは変化しないが続く逆極性で、+θの明状態へ変化できない電圧(Va-Vb)



のバルスにより $-0$ の明状態は反強誘電状態（暗状態）にもどる。この様子を示す光学透過率変化を図10(d)に示す。

【0037】以上のようにして、行電極側4レベル、列電極側2レベルの電圧を制御することによりマトリクス液晶セル10はダイナミック駆動され高コントラストの表示を得ることができる。また、本駆動法では以下のような利点もある。図3の反強誘電性液晶13のスメクチック層は図示されているように‘くの字’に折れまがったシェブロン構造をしている。この層構造は、電場を印加して強誘電状態にすると‘くの字’が伸びたブックシェルフ構造に変化する。この様子をX線回折法で調べたのが図11である。同図(a)の電場ゼロのときスメクチック層は約 $11^\circ$ 傾いた‘くの字’である。電場を印加すると強誘電相に変化する以前の電圧では変化しないが(同図(b))、強誘電相となる電圧でスメクチック層の傾きのないブックシェルフ構造に変化する(同図(c))。電場を再びゼロにすると初期よりも角度の小さいシェブロン構造に戻る。これらの事実は、M. Johno et al.: Jpn. J. Appl. Phys., vol. 28, (1989)L119或は、Y. Yamada et al.: Jpn. J. Appl. Phys., vol. 29, (1990)pp1757~1764などの論文の中に報告されている。即ち、反強誘電性液晶13は、反強誘電状態（暗表示）と強誘電状態（明表示）とをスイッチングさせると層構造変化（層スイッチングと呼ばれている）を伴うということである。そして、我々の実験によれば、過度の層スイッチングは表示装置としたときの残像（表示の焼付きと呼ばれる現象）の原因となる。従来駆動法では、選択信号中に電圧ゼロの期間があるためにON表示画素の液晶はフィールド周期毎に例えば負電圧の強誘電状態→反強誘電状態→正電圧の強誘電状態または、逆の経路の状態変化が起る。そして、それに伴って層スイッチングが起っていることになる。すると、例えば、コンピュータ端末などのように静止画を表示した場合、特定の画素即ちON表示画素の液晶のみ過度の層スイッチングがあり、OFF表示画素の液晶では層スイッチングが起っていないこととなる。従って、この差が表示の焼付となって現われる。

【0038】しかしながら、本発明の駆動法では、ON表示画素の液晶は、電圧ゼロの期間がないためにフィールド周期毎に負電圧の強誘電状態→正電圧の強誘電状態またはこの逆の経路の状態変化しか起らない。即ち、反強誘電状態を経由せずに極性反転が起るわけである。それ故に、この変化では層スイッチングが起らない。結局、本発明の駆動法によれば、層スイッチングはON表示とOFF表示が切り換えるときのみしか起らないことになる。従って、従来駆動法のような層スイッチングの特定画素へのかたよりのないため表示の焼付が防止できるわけである。

【0039】

【発明の効果】本発明に係る該マトリクス型液晶表示装置に有っては、上記した技術構成を採用していることから、駆動ICの集積度を向上させる事ができる高コントラストを有するマトリクス型液晶表示装置が得られると共に、反強誘電状態液晶を用いた表示装置に於けるスメクチック層の構造変化に伴う残像を防止し、しかも表示画素を駆動するに必要な電圧レベルの数を低減させる事により、駆動回路を簡素化したマトリクス型液晶表示装置を得る事が出来るのである。

【図面の簡単な説明】

【図1】図1は、本発明に係るマトリクス型液晶表示装置の一具体例の構成を示す全体図である。

【図2】図2は、本発明に使用される液晶セルの拡大概略断面図である。

【図3】図3は、本発明に使用される反強誘電性液晶の相対光透過率と印加電圧の関係を示す図である。

【図4】図4は、本発明に使用される液晶パネルの駆動信号波形の例を示す図である。

【図5】図5は、本発明に係るマトリクス型液晶表示装置の行電極駆動回路の一具体例を示すブロックダイアグラムである。

【図6】図6は、図5に示される行電極駆動回路における各信号のタイミングチャートである。

【図7】図7は、本発明に係るマトリクス型液晶表示装置の列電極駆動回路の一具体例を示すブロックダイアグラムである。

【図8】図8は、図7に示される列電極駆動回路における各信号のタイミングチャートである。

【図9】図9は、本発明に於けるマトリクス型液晶表示装置に使用されている行電極と列電極の部分拡大図である。

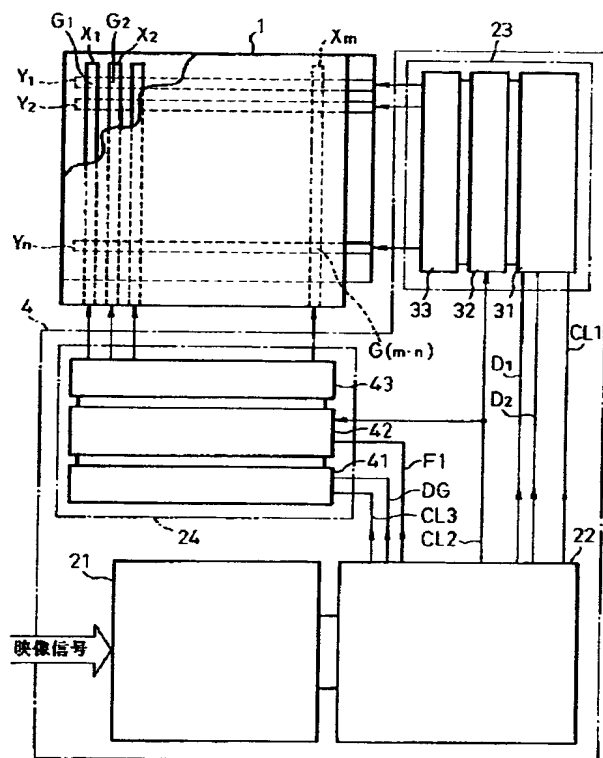
【図10】図10は、本発明に於けるマトリクス型液晶表示装置の液晶セルの両電極間に実際に印加される電圧信号波形を説明する図である。

【図11】図11は、ブックシェルフ構造の変化を説明する図である。

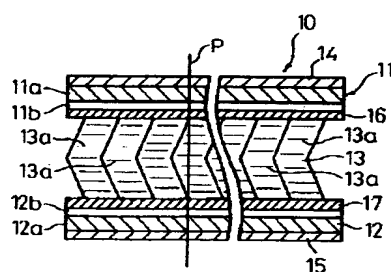
【符号の説明】

- 1…液晶パネル
- 4…制御装置
- 10…液晶セル
- 11…電極基板
- 12…電極基板
- 13…反強誘電性液晶
- 14、15…偏光板
- 16、17…高分子膜
- 21…フレームメモリ
- 22…コントロール回路
- 23…行電極駆動回路
- 24…列電極駆動回路

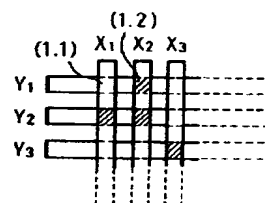
【図1】



【図2】



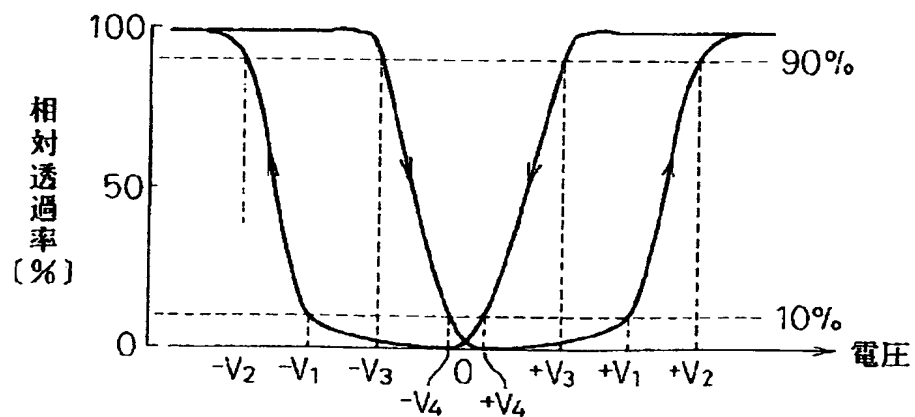
【図9】



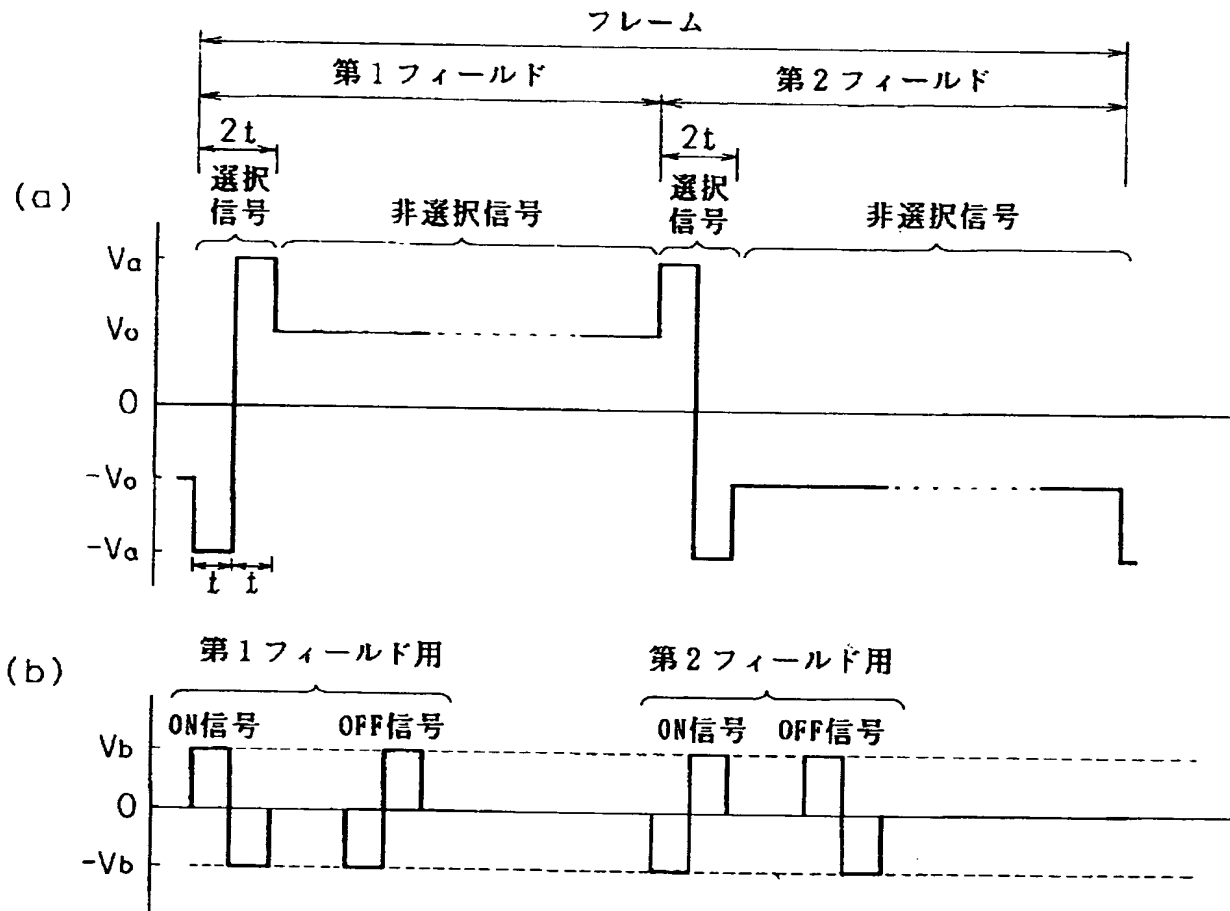
【図3】

測定波形：三角波、 $\pm 40$  [V]，1 [Hz]

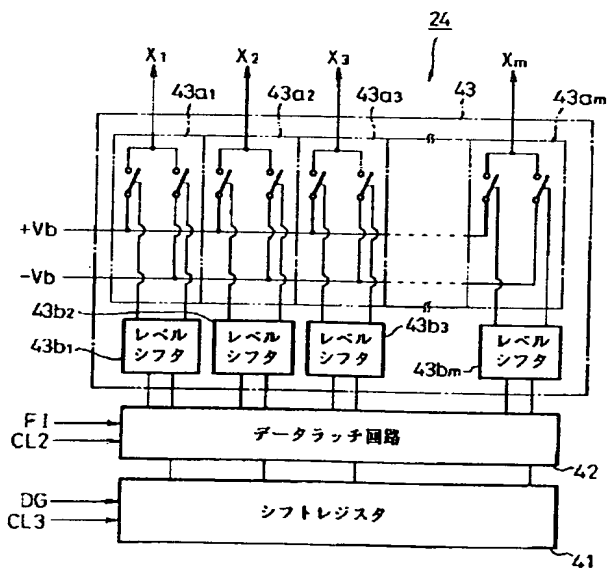
$$V_{th}(10) = V_1 \quad V_{th}(90) = V_3 \quad V_{sat}(90) = V_2$$



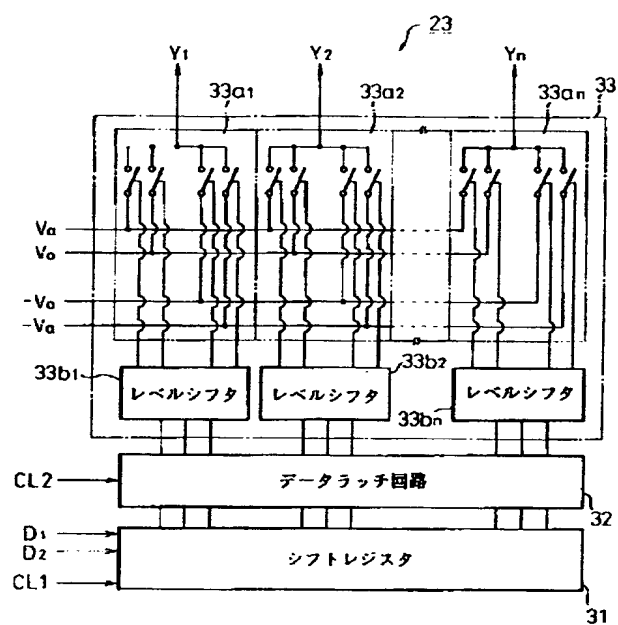
【図4】



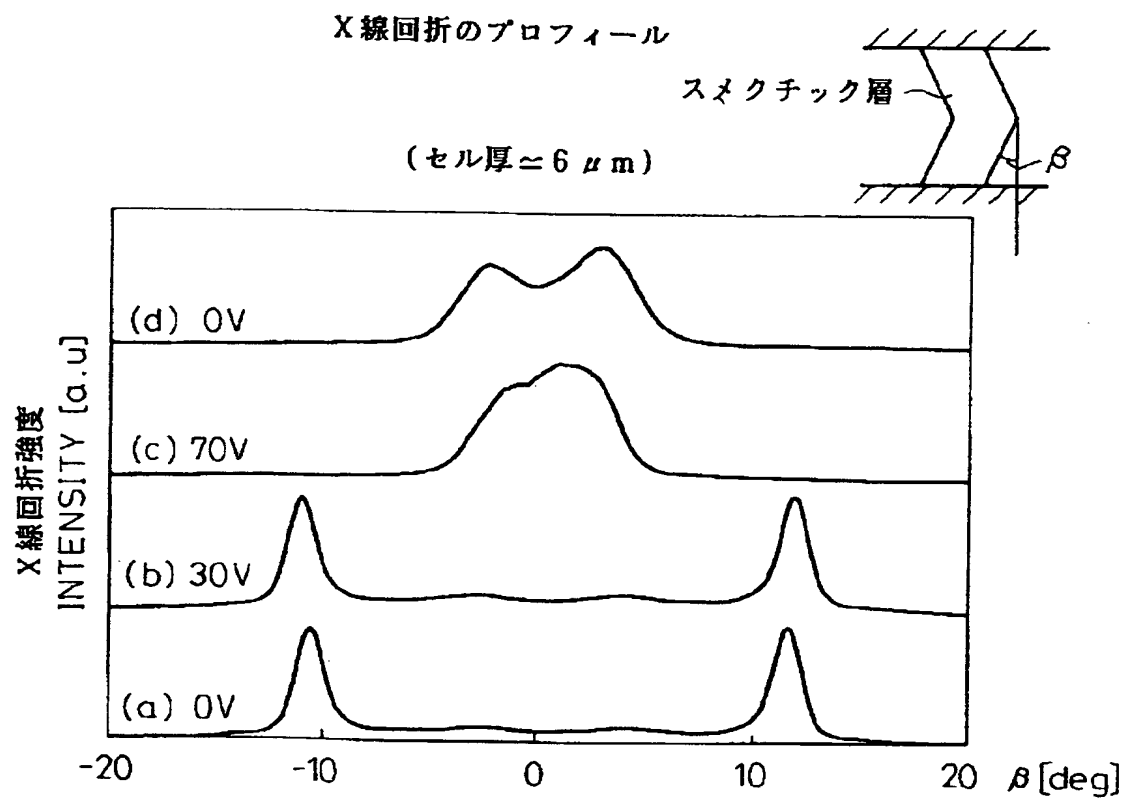
【図7】



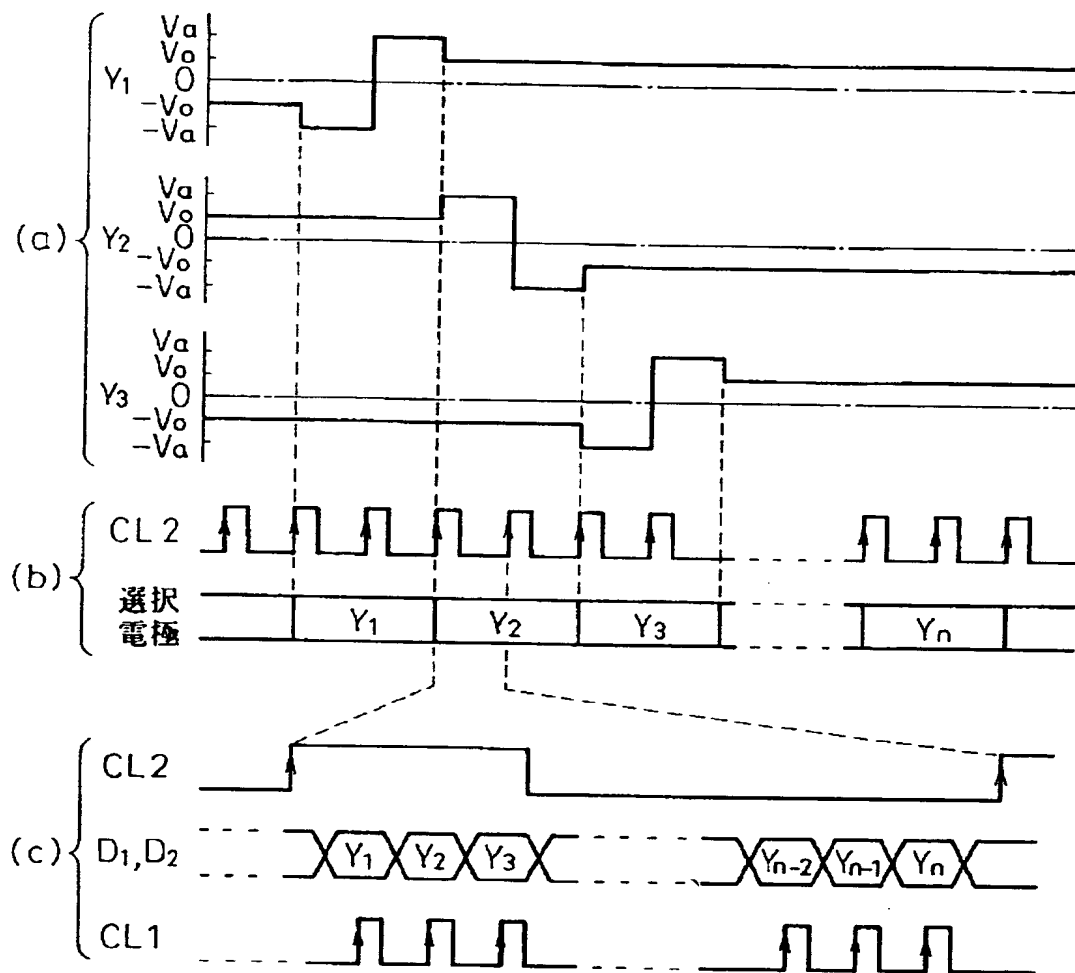
【図5】



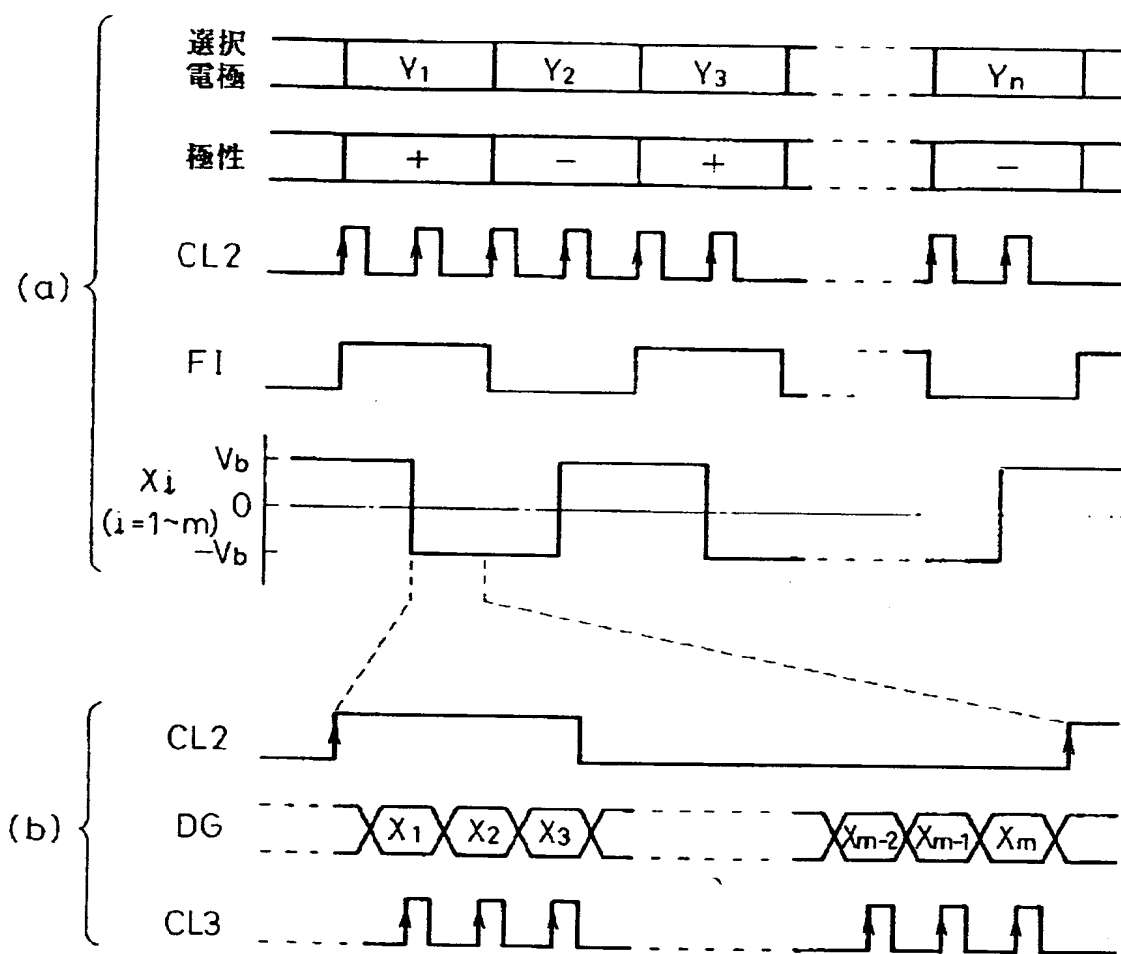
【図11】



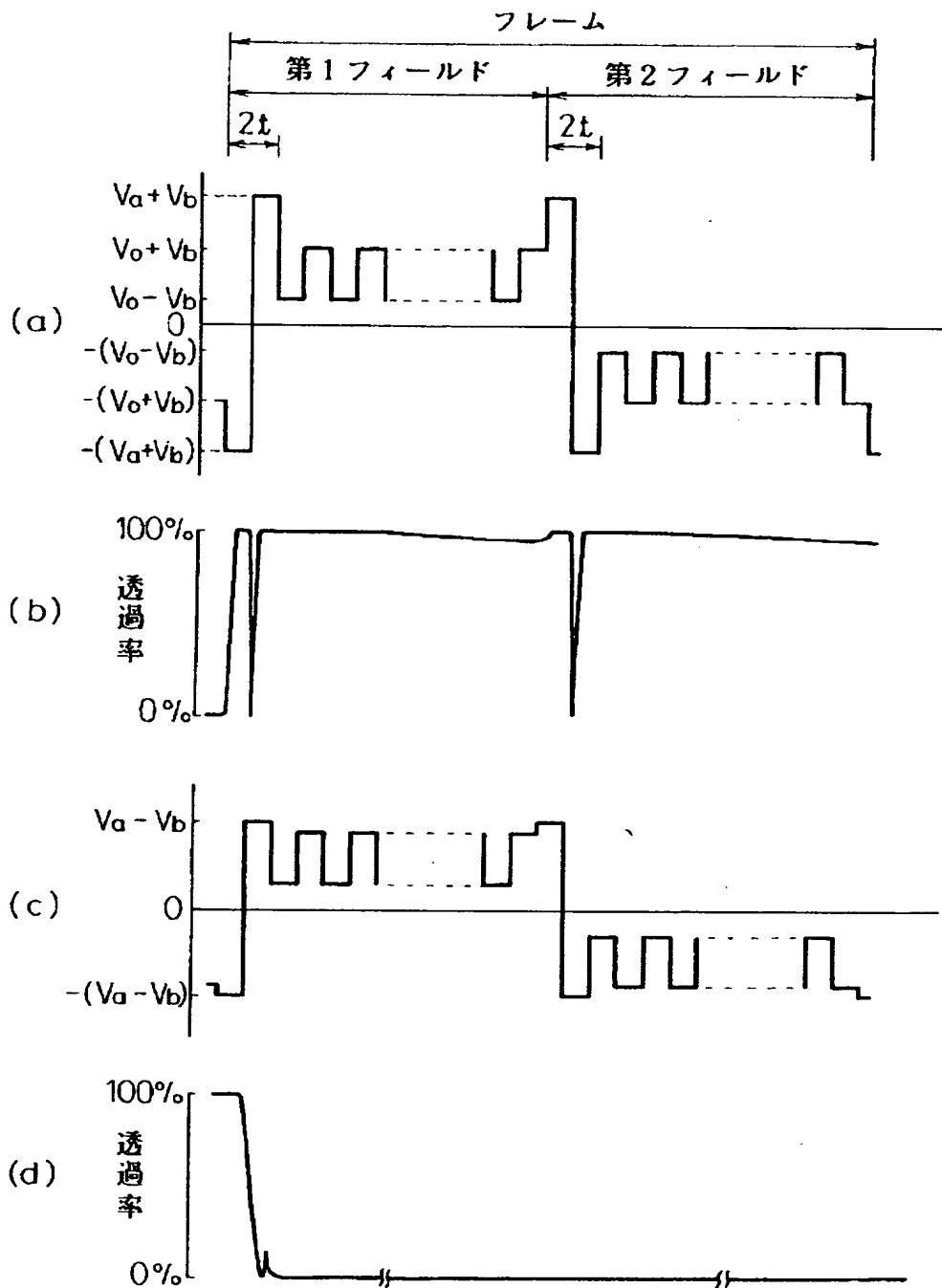
【図6】



【図8】



【図10】



フロントページの続き

(72)発明者 小勝負 信明  
愛知県刈谷市昭和町1丁目1番地 日本電  
装株式会社内

(72)発明者 山田 祐一郎  
愛知県刈谷市昭和町1丁目1番地 日本電  
装株式会社内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**